

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-131714

(43)Date of publication of application : 12.05.2000

(51)Int.Cl.

G02F 1/136
G02F 1/1339

(21)Application number : 10-305013

(71)Applicant : HITACHI LTD

(22)Date of filing : 27.10.1998

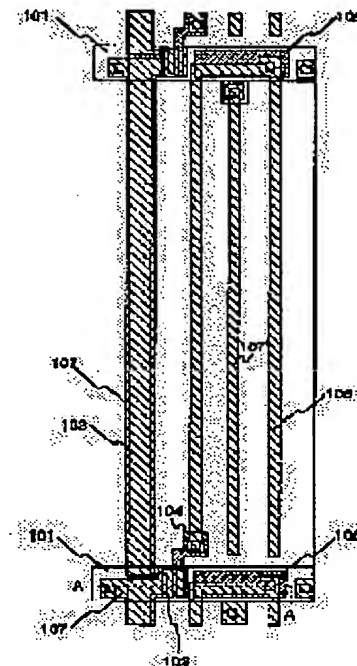
(72)Inventor : ANDO MASAHIKO
YAMAMOTO TSUNENORI
WAKAGI MASATOSHI

(54) ACTIVE MATRIX LIQUID CRYSTAL DISPLAY DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a low power consumption, high display luminance uniformity, high contrast and high view angle active matrix liquid crystal display device.

SOLUTION: In the active matrix liquid crystal display device of a common wiringless (commonless) IPS (lateral electric field) system, a counter electrode 107 is arranged upward signal wiring 103 and a TFT(thin film transistor) through an insulation layer, and by covering/light shielding the signal wiring or the TFT with the counter electrode and scan wiring 101, a BM(black matrix) is eliminated or miniaturized, and a substrate is flattened, and uniformity of a numerical aperture and a cell gap are improved.



LEGAL STATUS

[Date of request for examination]

18.09.2002

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2000-131714
(P2000-131714A)

(43) 公開日 平成12年5月12日 (2000.5.12)

(51) Int. Cl. ⁷	識別記号	F I	テーマコード (参考)
G 0 2 F 1/136	5 0 0	G 0 2 F 1/136	2 H 0 8 9
1/1339	5 0 0	1/1339	2 H 0 9 2

審査請求 未請求 請求項の数 8 O L (全 9 頁)

(21) 出願番号 特願平10-305013

(22) 出願日 平成10年10月27日 (1998.10.27)

(71) 出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(72) 発明者 安藤 正彦

茨城県日立市大みか町七丁目1番1号 株式会社日立製作所日立研究所内

(72) 発明者 山本 恒典

茨城県日立市大みか町七丁目1番1号 株式会社日立製作所日立研究所内

(74) 代理人 100068504

弁理士 小川 勝男

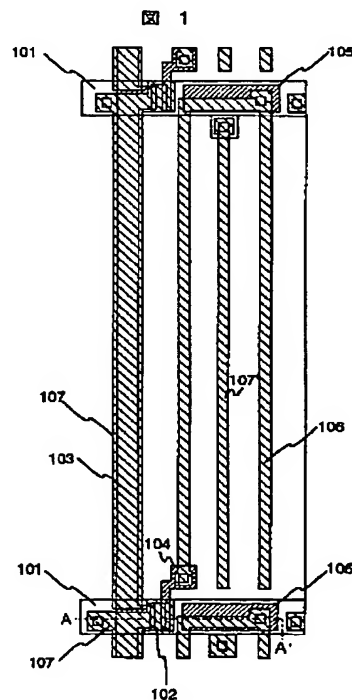
最終頁に続く

(54) 【発明の名称】 アクティブマトリクス液晶表示装置

(57) 【要約】

【課題】 低消費電力で表示輝度の均一性が高く、高コントラストな高視野角のアクティブマトリクス液晶表示装置を得る。

【解決手段】 共通配線レス (コモンレス) の IPS 方式のアクティブマトリクス液晶表示装置において、信号配線 103 及び TFT の上方に絶縁層を介して対向電極 107 を配置し、この対向電極及び走査配線 101 により信号配線若しくは TFT を覆って遮光することにより、BM の削除または小型化と基板の平坦化を実現し、開口率とセルギャップの均一性を向上する。



【特許請求の範囲】

【請求項1】少なくとも一方が透明な一对の基板と、この一对の基板に挟持された液晶層とを備え、前記一对の基板の一方には、複数の走査配線と、それらの走査配線にマトリクス状に形成された複数の信号配線と、これらの複数の信号配線と前記複数の走査配線とのそれぞれの交点に対応して形成された複数のアクティブ素子と、それらのアクティブ素子に接続された複数の画素電極と、前記複数の走査配線に接続され、前記複数の画素電極との間に、前記一对の基板に対して支配的に平行な電界が生じるように形成された複数の対向電極を有するアクティブマトリクス液晶表示装置において、前記複数の対向電極の一部は前記複数の信号電極の上に絶縁膜を介して形成されており、基板面に垂直な方向から見た前記複数の信号配線が形成された領域は前記複数の対向電極が形成された領域と前記複数の走査配線が形成された領域に含まれることを特徴とするアクティブマトリクス液晶表示装置。

【請求項2】請求項1において、前記対向電極の一部は対応する画素電極が接続された走査配線に隣接する走査配線に重畳するように形成されていることを特徴とするアクティブマトリクス液晶表示装置。

【請求項3】請求項1又は2において、前記複数の対向電極を構成する材料として、Nbまたは窒化Nbを用いたことを特徴とするアクティブマトリクス液晶表示装置。

【請求項4】請求項1乃至2において、ブラックマトリクスを省略したことを特徴とするアクティブマトリクス液晶表示装置。

【請求項5】請求項1乃至2において、前記走査配線、信号配線及びアクティブ素子を有する基板上に形成した柱状のスペーサを、前記一对の基板で挟持することにより、液晶層の厚さを一定に確保するようにしたことを特徴とするアクティブマトリクス液晶表示装置。

【請求項6】請求項5において、前記柱状のスペーサは、アクティブ素子の上方の位置に前記対向電極を介して配置したことを特徴とするアクティブマトリクス液晶表示装置。

【請求項7】請求項6において、前記柱状のスペーサは、遮光性材料で形成したことを特徴とするアクティブマトリクス液晶表示装置。

【請求項8】請求項1において、前記複数の対向電極を構成する材料としてインジウム錫酸化物等の導電性酸化物を用い、前記対向電極を介してアクティブ素子の上方に遮光性を有する柱状のスペーサを有し、前記スペーサにより前記一对の基板に挟持した液晶層の厚さを一定に確保するようにしたことを特徴とするアクティブマトリクス液晶表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、アクティブマトリクス液晶表示装置に係り、特にIPS(In-PlaneSwitching)方式(=横電界方式)のアクティブマトリクス液晶表示装置に関する。

【0002】

【従来の技術】近年、薄膜トランジスタ(TFT)に代表されるアクティブ素子を用いたアクティブマトリクス液晶表示装置は、CRTと同等の高画質でCRTよりも低消費電力及び小型であることから、パソコンやワークステーションなどのモニターとして使用されつつある。

【0003】このようにモニター用途に適した液晶表示装置の一形態として、IPS方式のアクティブマトリクス液晶表示装置がある。この液晶表示装置の構成は、同一基板上に走査配線、信号配線、共通配線を配置し、2つの電極(画素電極と対向電極)を櫛歯状に形成することにより、液晶に印加する電界の方向を基板面にほぼ平行な方向としていることが特徴である。このIPS方式の液晶表示装置は、従来の液晶表示装置と比較して広視野角という特徴があり、直視型モニター用途に最適である。

【0004】図4は、このような従来のIPS方式のアクティブマトリクス液晶表示装置における1つの画素部の平面構造を示し、図5は、そのB-B'断面構造を示している。

【0005】図4において、101はCrで形成した走査配線、102はアモルファスシリコンで形成した半導体層、103はCrで形成した信号配線、106はCrで形成した画素電極、107及び107'はCrで形成した対向電極、401はCrで形成した共通配線、402はブラックマトリクスである。

【0006】このような構成の液晶表示装置では、対向電極107と信号配線103の間に隙間がある。この隙間部には画素表示用の有効な電界が印加することができないばかりでなく、常時変化する信号配線電圧により光漏れが発生するため、遮光する必要がある。

【0007】また、信号配線103と共通配線401の間隙部も、常時印加されている直流電圧により光漏れが発生するため、遮光する必要がある。また、走査配線101と対向電極107、107'の端部の間の間隙部も同じ理由により遮光する必要がある。さらに光リーク電流による薄膜トランジスタ(TFT)の誤動作を防ぐため、TFT上部も遮光する必要がある。このようなことから、この液晶表示装置は、ブラックマトリクス402で画素部を遮光するようにしているために、開口率が低い。共通配線401があることも開口率が低くなる1つの原因である。図5に示すように、TFT216が配置された部分でTFT基板214及び対向基板215の間隙が急激に狭くなっている。

【0008】これは、

1) パシベーション膜205を厚くしてTFT基板214を平坦化することは液晶駆動電圧の増加を伴うために採用できない、

2) 対向基板215にTFT部に対向させて設けたブラックマトリクス402は光リーク電流によるTFTの誤動作を防止するために省略できない、ためである。

【0009】この液晶表示装置では、このTFT部に位置するスペーサビーズ（以下、単にビーズという）211がセルギャップを規定する。ところが、TFT部の面積は画素全体の1/100程度であるため、TFT部にビーズ211が配置される割合は1/100以下となる。このため、スペーサビーズ211がTFT部に配置されず基板が支持されない領域では、セルギャップが不均一になり、セルギャップが不均一性に起因して表示輝度が不均一になる。

【0010】しかして、ビーズ211の分散量を増加してセルギャップを均一化しようとする、TFT部に位置するビーズ数が増加すると共に開口部に位置するビーズ数も増加する。従って、セルギャップが均一化する反面、開口部に位置するビーズ周辺で光漏れが生じコントラストが低下する。

【0011】なお、201はガラス基板、202はゲート絶縁層、204はコンタクト層、206は配向膜、207はガラス基板、208はカラーフィルタ層、209は保護膜であり、平坦化膜としての機能も有する、210は配向膜、212は液晶層、213、217は偏光板である。

【0012】

【発明が解決しようとする課題】このIPS方式の液晶表示装置を従来のTN方式の液晶表示装置と比較した場合、次のような2つの課題がある。

【0013】その1つは、消費電力が高いことである。これは、IPS方式の液晶表示装置は、開口率が低く、従来のTN方式の液晶表示装置と同等の輝度を得るためには、バックライトの消費電力が高くなるためである。

【0014】IPS方式の液晶表示装置の開口率が低い原因は、

1) 櫛歯状電極が光を透過しない、

2) 対向基板上に配置されたブラックマトリクス（以下、BMという）が開口部の一部を遮光する、ためである。

【0015】BMが遮光する領域は、走査配線及び信号配線の縁端部及びTFT部である。走査配線及び信号配線の縁端部を遮光する理由は、その部分に光漏れが発生するためであり、TFTを遮光する理由は、光リーク電流によるTFTの誤動作を防止するためである。BMの面積は、遮光すべき光漏れ発生領域及びTFTが形成されている基板（以下、TFT基板という）とBMが形成されている基板（以下、対向基板）の合わせ裕度を見込んで、BMの面積は光漏れ発生領域及びTFT領域より

大きめに設定されている。

【0016】これが、さらに開口率を低くする要因になる。消費電力を低減するには、開口率を増加する必要がある。

【0017】もう1つの課題は、IPS方式の液晶表示装置は、表示輝度の均一性が低いという課題がある。これは、IPS方式の液晶表示装置では輝度特性のしきい値電圧が一对の基板に挟まれた液晶層の厚さ（セルギャップ）に反比例するために、セルギャップに不均一性があると、それが輝度の不均一性となって表示に現われてしまうためである。

【0018】TN方式の液晶表示装置ではしきい値電圧はセルギャップに依存しないため、表示輝度の均一性が比較的高い。表示輝度の均一性を向上するには、基板面内におけるセルギャップの均一性をTN方式の液晶表示装置よりも厳しくする必要がある。しかし、現状の方法でセルギャップを均一化しようすると、コントラストが低下するという、別の課題が発生する。以下、この2番目の課題の原因について説明する。

【0019】セルギャップが不均一で且つセルギャップを均一化しようするとコントラストの低下が起きる原因は、2枚の基板表面に凹凸があり、且つセルギャップ形成にビーズを用いるためである。

【0020】凹凸を有する2枚の基板でビーズを挟持してセルギャップを形成する場合、セルギャップを規定するのは基板間隔が最も狭い領域に挟まれたビーズである。アクティブマトリクス液晶表示装置では、基板間隔が最も狭い領域は、TFT部である。

【0021】このTFT部では、一方の基板で最も凸なTFT部と、他方の基板で最も凸なカラーフィルタとTFT遮光用ブラックマトリクスの重なり部とが向き合った構成となっており、基板間隔が最も狭くなっている。

【0022】TFT部の面積は画素面積の約1/100である。TFT基板にビーズを分散した場合、凸部はその他の平坦な部分と較べてビーズが乗りにくいことを考え併せると、TFT部にビーズが挟持される確率は1/100以下である。例えば、100個のビーズを分散した場合、99個のビーズはTFT部以外の画素部に位置することになり基板支持に寄与しない。ビーズによって基板が支持されない領域ではセルギャップが不均一になりやすく、これがIPS方式の液晶表示装置では表示輝度の不均一性を引き起こす。

【0023】表示輝度の均一性を向上するためには、セルギャップを均一化する必要がある。ビーズの分散量を増加してセルギャップを均一化しようすると、TFT部に位置するビーズの数が増加すると共に開口部に位置するビーズの数も増加する。一般にビーズ周辺では液晶の配向不良に起因して光漏れが発生する。このため、セルギャップが均一化する反面、開口部に位置するビーズの周辺の光漏れによりコントラストが低下する。従っ

て、ピーズの分散量を増加することによってセルギャップを均一化するとコントラストの低下が起きる。均一化に必要なピーズの分散量を減らすためには、一対の基板の表面凹凸を減らして平坦化することが必要である。

【0024】以上まとめると、IPS方式のアクティブマトリクス液晶表示装置には、

1) 消費電力が高い、
2) 表示輝度の均一性が低い、という課題がある。これらの課題を克服するためには、

1) 開口率を向上させてバックライトの消費電力を軽減する、

2) コントラストの低下が生じないようにセルギャップを均一化する、必要がある。

【0025】本発明の目的は、コントラストが高いIPS方式のアクティブマトリクス液晶表示装置、即ち、不要な遮光膜の要らないIPS方式のアクティブマトリクス液晶表示装置を提供することである。

【0026】

【課題を解決するための手段】これらの課題を解決する第1の構成として、IPS方式のアクティブマトリクス液晶表示装置において、画素電極との間で表示のために液晶を基板面と支配的に平行に駆動する電界を生じさせる対向電極の一部を信号電極の上に絶縁膜を介して形成する。そして、この基板面に垂直な方向から見た信号電極が形成された領域が対向電極が形成された領域と走査配線が形成された領域に含まれ、はみ出ないようにする。又、アクティブ素子上に絶縁膜を介して、対向電極の一部を形成してもよい。

【0027】この構成の第1の特徴は、従来のIPS方式のアクティブマトリクス液晶表示装置が具備していた共通配線を省略し、共通配線を走査配線で兼用した、特開平8-62578号公報に記載されたような、共通配線レス構成であることである。共通配線レス構成をベースとした前記構成を採用することにより、従来の液晶表示装置において対向基板に設けていたBMを削除することができるため、開口率が向上し、かつ対向基板の平坦性が向上する。

【0028】従来はアクティブ素子及び走査配線及び信号配線の縁端部の光漏れ領域を遮光するために必要だったBMを削除できる理由は、

1) アクティブ素子の上方に配置された対向電極が該アクティブ素子を遮光する、

2) 対向電極及び走査配線で信号配線が完全に覆われるため、信号配線縁端部の光漏れが解消する、

3) 共通配線レス構成であるため、特開平8-62578号公報に記載のように、走査配線縁端部は光漏れがなく遮光不要である、ためである。

【0029】このうち、2)において対向電極及び走査配線で信号配線を完全に覆うため、本発明の構成では、対向電極の端部が対応する走査配線上に重なるように形

成することで実現している。

【0030】このような構成を採用することにより信号配線縁端部の光漏れが完全に解消できるのは、本発明で共通配線レス構成を採用しているためである。

【0031】これは、共通配線レス構成では特開平8-62578号公報に記載のように、液晶表示動作の殆どの期間中、対向電極と対応する走査配線に印加される電圧が等しいため、対向電極の端部を対応する走査配線上に重ねても光漏れが生じないためである。

10 【0032】一方、従来の共通配線を有する構成では、液晶表示動作の殆どの期間中、対向電極と対応する走査配線に直流電圧が印加されるため、対向電極の端部を対応する走査配線近傍に近接させると、信号配線縁端部の光漏れ領域を低減する反面、上記直流電圧によって対向電極の端部と対応する走査配線の間の領域で光漏れが生じてしまう。

20 【0033】従って、従来の構成では、本発明の対向電極の端部を対応する走査配線上に重ねる構造を採用しても、信号配線縁端部の光漏れを完全に解消することはできず、共通電極を有さないコモンレス構造でこそ効果を有する発明である。

【0034】前記構成において、前記複数の対向電極は配向膜を介して液晶層に接するために、液晶組成物と対向電極との電気化学的な反応に起因した不良発生を防ぐためには、前記複数の対向電極を構成する材料としてはNbまたは窒化Nbといった電気化学的に安定な材料が望ましい。

30 【0035】セルギャップの形成にピーズを用いず、TFT基板上に設けた高さ一定の柱状スペーサを用い、前記スペーサを前記一対の基板で挟持することによりセルギャップを形成すれば、セルギャップの均一性が向上する。柱状スペーサを配置する位置として、画素電極の周期的な配置に併せて一定周期で等間隔に配置することが望ましい。

【0036】特に、前記対向電極を介してアクティブ素子の上方に前記スペーサを配置すると、この部分は基板間隔が最も狭くなっているため、柱状スペーサの高さを最も低くすることができる。

40 【0037】従って、柱状スペーサ材料が削減することができ、柱状スペーサ形成に要する時間が短縮することができる。

【0038】また、柱状スペーサは対向電極を介してアクティブ素子の上方に配置されるため、アクティブ素子上方の電位は対向電極の電位に保たれ、柱状スペーサの影響を受けることがないため、柱状スペーサをアクティブ素子の上方に配置することによってアクティブ素子が誤動作することはない。

50 【0039】前記複数の対向電極を構成する材料として、電気化学的に安定なインジウム錫酸化物等の導電性酸化物を用いることもできるが、これらの材料は透明で

あるため、TFTを遮光する必要がある。この場合には、前記対向電極を介してアクティブ素子の上方に遮光性を有する柱状のスペーサを配置すれば、セルギャップの均一化とTFTの遮光が同時に達成することができる。TFTの上方に小さなBMを形成して遮光することも可能である。

【0040】なお、アクティブ素子としてTFTを用いた場合、絶縁層を介してTFTの上方に設けられた対向電極はゲート電極の機能を有する（いわゆる2重ゲートTFT構造）ために、移動度が増加しTFTのスイッチング性能が増加する効果が得られる。

【0041】

【発明の実施の形態】（実施形態1）図1は、実施形態1における1つの画素部の平面構造を示している。101はCrで形成した走査配線、102はアモルファスシリコンで形成した半導体層、103はCrで形成した信号配線、104はCrで形成した画素電極端子、105はCrで形成した保持容量端子、106は画素電極、107及び107'は対向電極である。

【0042】図2は、図1における画素部をA-A'線に沿って切断した断面構造を示している。201はガラス基板、202は窒化シリコンで形成したゲート絶縁層、203は酸化シリコンで形成した絶縁層、204は磷が添加されたn⁺型アモルファスシリコンで形成したコンタクト層、205は有機絶縁膜からなるバシベーション層、206は配向膜、207はガラス基板、208はカラーフィルタ層、209は保護膜、210は配向膜、211はスペーサビーズ、212は液晶層、213は偏光板、214はTFT基板、215は対向基板、216は薄膜トランジスタ（TFT）である。

【0043】図1及び2に示した実施形態1のアクティブマトリクス液晶表示装置は、以下のようにより作成する。

【0044】TFT基板214は、次のようにより作成する。まず、コーニング1737ガラス基板201上に厚さ約300nmのCr膜をスパッタリング法により形成する。ホットエッチングによりこのCr膜をパターンニングして走査配線101を形成する。その上にプラズマ化学気相成長（CVD）法により、厚さ250nmの窒化シリコン、厚さ50nmの酸化シリコン層、厚さ200nmのアモルファスシリコン層、厚さ50nmの磷が添加されたn⁺型アモルファスシリコン層を連続形成する。各層の形成に用いた原料ガスは以下の通りである：SiH₄+NH₃+N₂（窒化シリコン層）、SiH₄+N₂O（酸化シリコン層）、SiH₄+H₂（アモルファスシリコン層）、SiH₄+H₂+PH₃（n⁺型アモルファスシリコン層）。そして、ホットエッチングによりn⁺型アモルファスシリコン層、アモルファスシリコン層、酸化シリコン層を同時に島状加工することにより、半導体層102及び絶縁層203を形成する。

【0045】この上にスパッタリング法を用いて形成した厚さ300nmのCrをホットエッチングによりパターンニングして、信号配線103、画素電極端子104、及び保持容量端子105、を形成する。さらに、信号配線103及び画素電極端子104で覆われていない半導体層102上のn⁺型アモルファスシリコン層をエッチングすることによって、信号配線103、画素電極端子104と半導体層102の間にコンタクト層204を形成する。さらにこの上にスピンコーティング法により厚さ約1000nmのポリイミドからなるバシベーション膜205を形成する。ホットエッチングによりバシベーション膜205及びゲート絶縁層202にコンタクトホールを形成した後に、スパッタリング法により厚さ300nmの金属薄膜を形成後、ホットエッチングにより前記金属薄膜をパターンニングして、画素電極106、対向電極107、107'を形成する。

【0046】これにより、コンタクトホールを介して、画素電極106と画素電極端子104及び保持容量端子105が接続され、対向電極107と走査配線101が接続される。

【0047】そして、ゲート絶縁層202の走査配線101と保持容量端子105に挟持された部分が保持容量となる。その上にスピンコーティング法により厚さ約200nmの配向膜206を形成する。以上により、TFT基板214が完成する。

【0048】対向基板215は次のようにより作成する。まず、コーニング1737からなるガラス基板207上に、スピンコーティング法により厚さ500nmのカラーフィルタ208を形成する。その上に、スピンコーティング法により厚さ500nmの保護膜209及び厚さ200nmの配向膜210を形成する。

【0049】TFT基板214及び対向基板215は、その配向膜206及び210の表面を配向処理した後に、酸化シリコンからなる直径約4μmのビーズ211を挟持するように対向させて形成したセルギャップ間に液晶組成物を封入して液晶層212を形成する。最後に、TFT基板214及び対向基板215の表面に偏光板を貼り付けて、液晶パネルを完成する。

【0050】この実施形態では、信号配線103及びTFT216の上方に絶縁性のバシベーション膜205を介して該信号配線103及びTFT216に重畳するように、対向電極107を配置し、対向電極107の端部が対応する走査配線101上に位置し、対向電極107及び走査配線101が占有する領域の中に、信号配線103が占有する領域が含まれる。従って、特願平9-151886号の明細書及び図面にも記載されているように信号配線103の縁端部の光漏れが解消するために、信号配線103縁端部を遮光するBMが不要となる。TFT216は対向電極107によって遮光される。

【0051】また、この液晶表示装置は、バシベーション

ン膜205及びゲート絶縁層202に連続して開けたコンタクトホールを介して対向電極107が走査配線101に接続された特開平8-62578号公報に記載されたような共通配線レス構成になっている。従って、この走査配線101の縁端部では光漏れが発生しないため遮光不要となる。

【0052】従って、この液晶表示装置は、対向基板に設けていたBMは不要である。この結果、従来よりも開口率が約20%向上し、約60%となった。また、この構成では、バシベーション膜205の厚さを厚くすることによりTFT基板214の平坦性が向上し、BMがないため対向基板215の平坦性も向上した。そのために、所定のセルギャップを維持するために必要なピーズは、1画素あたり1個以下（従来は3個程度必要）とすることができ、コントラストが向上する。しかも、この構成では、液晶に電圧を印加するために用いる画素電極106及び対向電極107、107'がバシベーション膜205上に形成されているため、バシベーション膜205の厚さを厚くしても液晶駆動電圧は増加しない。

【0053】この構成において、画素電極106及び対向電極107、107'は配向膜206を介して液晶層212に触れるので、電気化学的に安定な材料で構成することが望ましい。Nbまたは窒化Nbを用いたところ、液晶パネルの寿命試験において画素電極106及び対向電極107、107'の腐食は起こらなかった。なお、この実施形態において、TFT構成はいわゆる2重ゲートTFT構造であるために、従来TFT構造と比べて移動度が約10%向上した。また、この実施形態のTFT構成は、窒化シリコンからなるゲート絶縁層202と半導体層102の間に酸化シリコン膜からなる絶縁層203が介在したPCT出願JP96-3467号の明細書及び図面に記載されたようなMNOS構造であり、共通配線レス方式の駆動に必要なエンハンスメント型TFT特性が得られる。

【0054】（実施形態2）図3は、実施形態2における画素部の断面構造を示している。本実施例は、ピーズ211の代わりにTFT基板214上に形成した柱状スペーサ301をTFT基板214及び対向基板215で挟持することによってセルギャップを形成する構成である。柱状スペーサ301は、例えばSOG(Spin on Glass)法により形成した厚さ4μmの酸化シリコン膜をホトエッチングによりパターンニングして形成する。

【0055】対向電極107及びバシベーション膜205を介してTFT216の上方に柱状スペーサ301を配置したところ、柱状スペーサ301を小さく（低く）することができ、この柱状スペーサ301の形成に要する時間が短縮できた。これは、実際には、この部分は基板間隔が最も狭くなっているために、所定のセルギャップを得るために必要な柱状スペーサの高さが最も低くなるためである。また、柱状スペーサ301とTFT21

6の間に対向電極107が介在するために、TFT216の上方の電位は対向電極107の電位に保たれることから、柱状スペーサの電気的な性質によって電界が乱れてTFT216が誤動作することはない。

【0056】（実施形態3）対向電極107を構成する材料として、電気化学的に安定なインジウム錫酸化物等の導電性酸化物を用いることもできる。この場合、対向電極107は透明となるため、TFT216に対する遮光手段が必要となる。この遮光手段は、このTFT216に對向させた小さなBMを設けることにより実現できる。

【0057】また、樹脂BM材料のような遮光性を有する材料で形成した柱状スペーサ301をTFT216の上方に配置するようにすれば、均一なセルギャップの形成とTFT216の遮光をともに達成することができる。

【0058】（実施形態4）図6は、実施形態4における画素部の断面構造を示している。この実施形態では、カラーフィルタ層208をTFT基板側、特にバシベーション膜205の下部に設けたことを特徴とする。このような構成にすると、バシベーション膜205がカラーフィルタ層208の保護膜209の役割を果たすため、保護膜209を省略できるため、部材削減による低コスト化の効果がある。

【0059】図7は、実施形態4における画素部の平面構造を示している。この図にはカラーフィルタ層208のRGB各色領域の端部を太線で示してある。図6及び図7に示すように、カラーフィルタ層208のRGB各色領域の一方の端部をTFT上に配置した。対向電極107、バシベーション膜205、及びカラーフィルタ層208を介してTFT216の上方に柱状スペーサ301を配置したところ、柱状スペーサ301をさらに小さく（低く）することができ、この柱状スペーサ301の形成に要する時間が短縮できた。これは、TFT上でカラーフィルタ層208の隣接する2色の領域が重なり、この部分で対向基板との間隔が更に狭くなったために、所定のセルギャップを得るために必要な柱状スペーサの高さがさらに低くなるためである。尚、カラーフィルタ層208が対向基板上にある図3に示した実施形態でもこの効果を得ることができる。

【0060】（実施形態5）図8は、実施形態5における画素部の平面構造を示している。この構造では、1本の画素電極106と2本の対向電極107で画素が2分割されるいわゆる2分割画素構造となっている。このような画素構造は、液晶表示装置の精細度（単位長さ当たりの画素数）が約150dpi(dot per inch)以上の高精細のIPS方式の液晶表示装置で採用される。このように高精細なIPS方式の液晶表示装置では、画素サイズは、図1に示した4分割画素構造の約半分程度になる。

【0061】従って、1画素の面積に対する配線及びBMの遮光面積の割合は4分割画素構造よりも更に大きく

なる。従って、共通配線及びBMを省略し、対向電極107を信号配線103及び半導体層102に重畳した画素構造を採用したことによって、特に大きな開口率向上効果を得ることができた。また、このように小さな画素ではビーズに起因した光漏れによるコントラスト低下の割合が大きくなるため、実施形態2の柱状スペーサを採用した結果、大幅にコントラストが向上した。

【0062】

【発明の効果】本発明によれば、対向基板に設けるBMを削除または小型化することができるために、開口率が向上し、基板が平坦化する。そして、開口率の向上により消費電力が低減し、基板の平坦化によってセルギャップの均一性が向上すると共に所定のセルギャップの形成に必要なビーズの数が減少するためにコントラストが向上する。

【0063】また、光漏れの原因となるビーズを用いずに、TFT基板上に設けた柱状のスペーサを用いてセルギャップを形成することにより、セルギャップの均一性とコントラストを共に向上させることができる。

【0064】以上のように、本発明によれば、開口率及びセルギャップの均一性が向上し、低消費電力で表示輝度の均一性が高く、高コントラストなアクティブマトリクス液晶表示装置が得られる。

【図面の簡単な説明】

【図1】本発明の一実施形態における画素部の平面構造*

*を示す平面図である。

【図2】図1における画素部のA-A'線に沿った断面構造を示す側面図である。

【図3】本発明の他の実施形態における画素部の断面構造を示す側面図である。

【図4】従来の液晶表示装置における画素部の平面構造を示す平面図である。

【図5】図4における画素部のB-B'線に沿った断面構造を示す側面図である。

10 【図6】本発明の一実施例の平面構造を示す図である。

【図7】図6の平面構造の断面構造を示す図である。

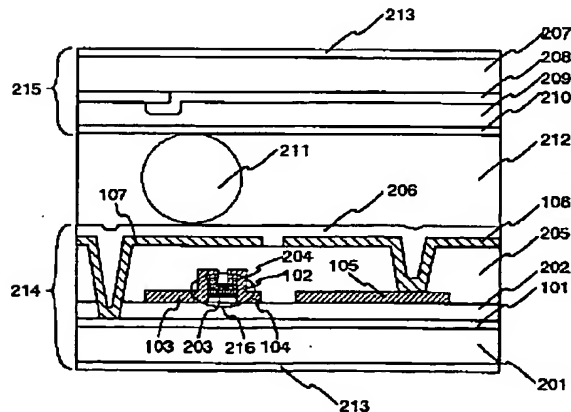
【図8】本発明の一実施例の平面構造を示す図である。

【符号の説明】

101…走査配線、102…半導体層、103…信号配線、104…画素電極端子、105…保持容量端子、106…画素電極、107、107'…対向電極、201…ガラス基板、202…ゲート絶縁層、203…SiO₂絶縁層、204…コンタクト層、205…パシベーション膜、206、210…配向膜、207…ガラス基板、208…カラーフィルタ層、209…保護膜、211…スペーサビーズ、212…液晶層、213…偏光板、214…TFT基板、215…対向基板、301…柱状スペーサ、401…共通配線、402…ブラックマトリクス。

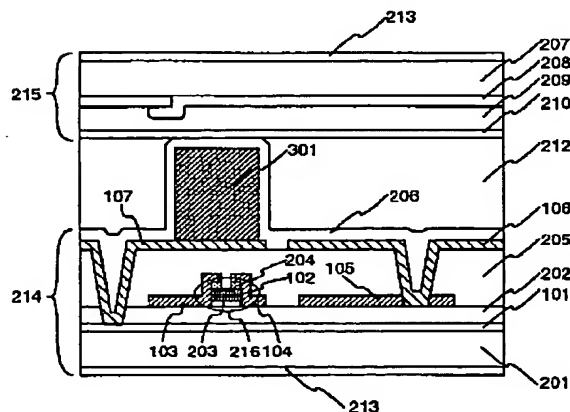
【図2】

図 2

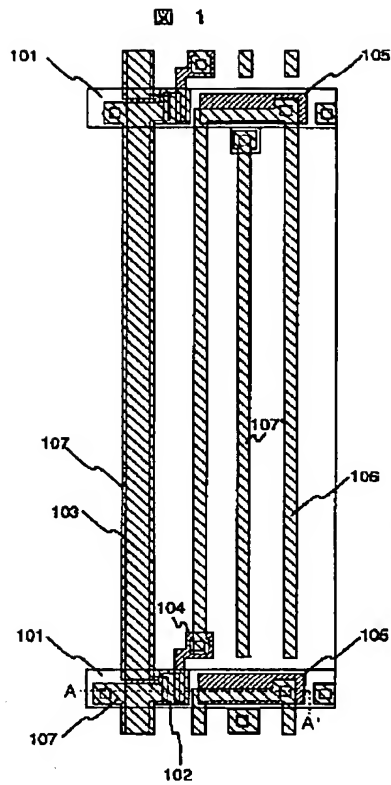


【図3】

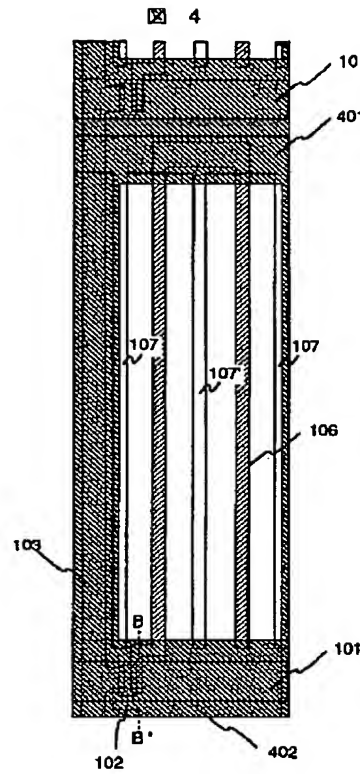
図 3



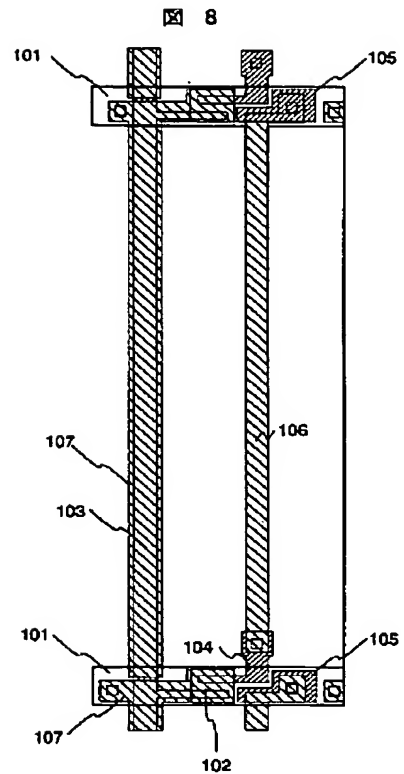
【図1】



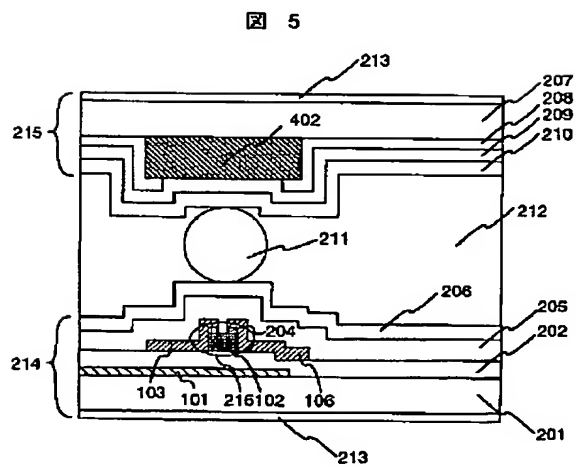
【図4】



【図8】

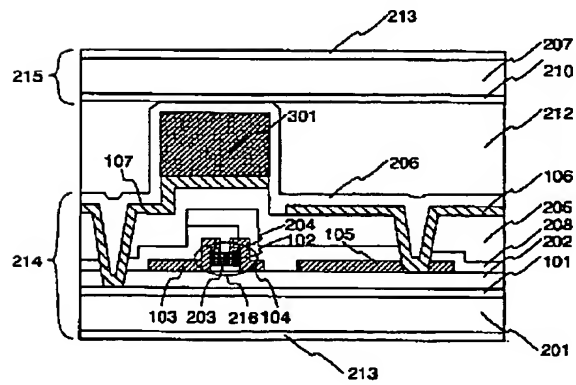


【図5】

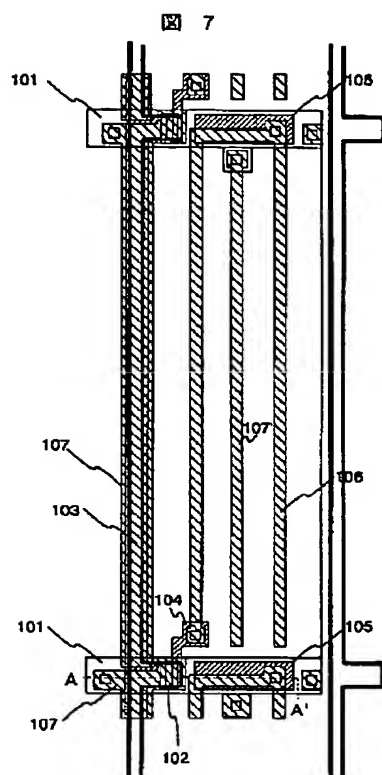


【図6】

図 6



【図7】



フロントページの続き

(72)発明者 若木 政利
茨城県日立市大みか町七丁目1番1号 株
式会社日立製作所日立研究所内

Fターム(参考) 2H089 LA09 LA10 LA16 MA01X
NA05 NA14 NA17 QA11 QA14
QA16 RA04 RA18
2H092 GA14 JA26 JA29 JA36 JA38
JA42 JA44 JB14 JB23 JB32
JB33 JB38 JB54 JB57 JB63
JB69 KA05 KA07 KA16 KA18
KB13 KB14 MA05 MA08 MA13
MA14 MA15 MA18 MA19 MA20
MA27 MA35 MA37 MA41 NA07
NA19 NA25 PA03 PA09 QA06
QA18